



典型应用:

- 正压控 FET 开关
- 串行并行数据转换
- 单端转差分

主要指标:

- 输入 LVTTTL 信号兼容
- 输出 TTL/LVTTTL 信号
- 典型工作频率 10MHz

产品简介:

NC2230C 型 6 位正压串转并驱动芯片, 采用 GaAs 工艺制作, 内置一个 6 位串转并电路, 可将 6 位串行 LVTTTL 脉冲信号转换成 6 对并行互补的 TTL/LVTTTL 脉冲信号输出。同时具备片选信号输入端, 可实现多通道分时工作, 具备数据串行输出端, 可级联使用。该产品具有抗辐射、低功耗, 使用方便, 响应速度快等特点, 可广泛应用于控制正压控开关、衰减器等电路中。

性能指标: ($T_A=25^{\circ}\text{C}$, $V_{CC}=5\text{V}$)

序号	参数名称	符号	最小值	典型值	最大值	单位	备注
1	静态电流	I_{CCS}	-	8	-	mA	-
2	输出驱动电流	I_O	-	± 0.2	-	mA	与负载有关
3	CLK、DATA、LD、CS 端的输入电流	I_I	-	0.3	-	mA	-
5	并行输出高电平电压	V_{OH}	4.8	5	-	V	与电源电压有关
6	并行输出低电平电压	V_{OL}	-	0	0.2	V	-
7	时钟频率	f	-	10	-	MHz	与负载有关

极限参数

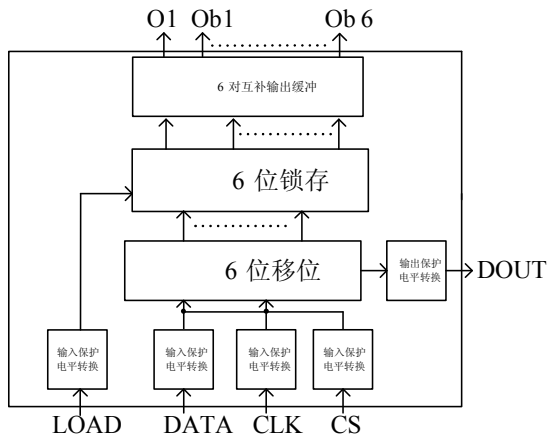
项 目	符号	数 值		单位
		最小	最大	
正电源电压	V_{CC}	-	6	V
输入电压	V_I	-0.5	+6	V
驱动电流	I_O	-	1	mA
储存温度	T_s	-65	+150	$^{\circ}\text{C}$

推荐工作条件

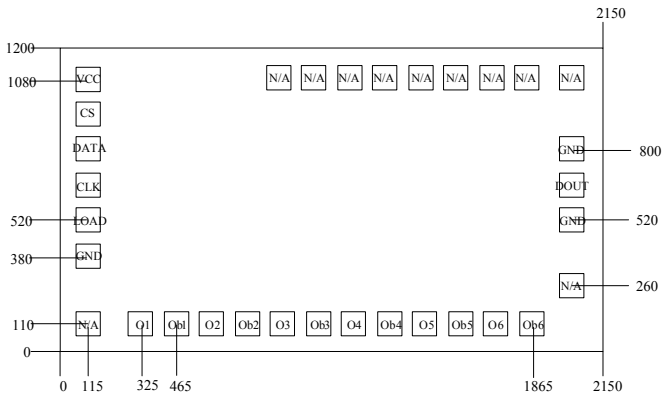
项目	符号	规范值		单位
		最小	最大	
正电源电压	V_{CC}	3	5.5	V
输入高电平电压	V_{IH}	2.4	5	V
输入低电平电压	V_{IL}	0	0.4	V
工作温度	T_a	-55	+125	$^{\circ}\text{C}$



原理图



芯片尺寸和外形图(单位: μm)



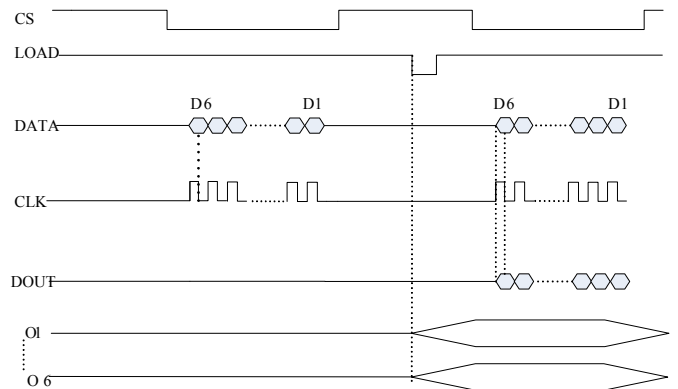
注: 芯片尺寸 $2150 \times 1200 \mu\text{m}^2$, PAD 间距为 $140 \mu\text{m}$,
PAD 尺寸 $100 \times 100 \mu\text{m}^2$, 芯片厚度 $70 \mu\text{m}$ 。

PAD 功能描述

PAD	功能	说明
GND	接地	-
VCC	5V 电源	芯片供电
CS	片选	LVTTL 电平, 低选通
CLK	时钟	LVTTL 电平, 下降沿有效
LOAD	数据锁存	LVTTL 电平, 下降沿有效
DATA	串行数据	LVTTL 电平
O1...Ob12	12 对互补输出	高=5V, 低=0V
DOUT	数据串出	随 CLK 上升沿变化

时序图

说明: 输入数据 DATA, 移位时钟 CLK, 锁存信号 LOAD, 片选信号 CS 均为 LVTTL 信号, 其中 CLK、LOAD 信号是下降沿有效。输出 6 对互补信号, 电平为 0V/5V。在 CLK 下降沿, 数据移位。LOAD 应错开 CLK 下降沿, 在 6 个 CLK 周期后产生下降沿将数据锁存后输出。最后串入的数据在互补 PAD (O1、Ob1) 输出。串行输出 DOUT 随 CLK 上升沿变化, 保证 CLK 下降沿采样。



使用实例

以串入数据“111000”(D6...D1)为例, 数据“1”(D6)先进, 数据“0”(D1)后入。在 CLK 下降沿数据移位进入 6 位移位寄存器, LOAD 开始时为高电平, 在第 6 个时钟后的时钟空闲状态, LOAD 产生负脉冲锁存 6 个输出数据, 完成一个数据转换周期。数据“1”(D6)输出到互补输出 PAD(O6,Ob6), 数据“0”(D1)输出到互补 PAD(O1, Ob1)。

注意事项

- 1) 使用时, 需在芯片电源管脚就近加 $0.1 \mu\text{F}$ 滤波电容, 为保证速度, 要求输入 TTL 信号: $t_r \leq 20\text{ns}$, $t_f \leq 20\text{ns}$, $v_{\text{top}} \geq 4.0\text{V}$ 。
- 2) LOAD 无信号时应处于高电平。
- 3) 芯片背面必须接地。
- 4) 输入端串接 $200 \Omega \sim 500 \Omega$ 电阻, 不用的输入端应接地。
- 5) 不用的输出端应悬空, 严禁接地。
- 6) 建议使用屏蔽线代替长度大于 10cm 的导线作为连接线。
- 7) 芯片使用时注意防静电。