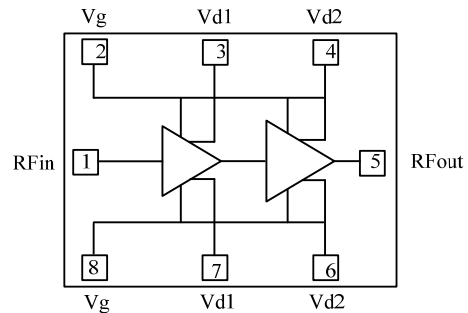




性能特点

- 频率范围：5.0GHz~6.0GHz
- 功率增益：19dB
- 饱和输出功率：46dBm
- 功率附加效率：40%
- +28V@2.0A(静态)
- 芯片尺寸：3.00mm×4.20mm×0.08mm

功能框图



产品简介

NC11644C-506P40 是一款基于 GaN HEMT 晶体管实现的高功率放大器芯片, 采用 0.25 μ m GaN 功率 MMIC 工艺制作。工作频率范围覆盖 5.0GHz~6.0GHz, 功率增益大于 19dB, 典型饱和输出功率 40W, 典型功率附加效率 40%。芯片通过背面通孔接地, 双电源工作, 典型工作电压 Vd=+28V, Vg=-2V。该芯片主要应用于微波收发组件、大功率固态发射机等。

直流电参数 (TA = +25 $^{\circ}$ C)

指标	符号	最小值	典型值	最大值	单位
栅极工作电压	Vg	-1.8	-2	-2.2	V
漏极工作电压	Vd	20	28	32	V
静态漏极电流	Id	1.5	2.0	2.5	A
动态漏极电流	Idd		2.0	2.5	A
静态栅极电流	Ig		0.1	1	mA
动态栅极电流	Igg		1.5	3	mA

微波电参数 (TA = +25 $^{\circ}$ C, Vd = +28V, Vg = -2V)

指标	符号	最小值	典型值	最大值	单位
频率范围	f	5.0~6.0			GHz
饱和输出功率	Psat	46			dBm
功率增益	Gp	19	21.0		dB
功率增益平坦度	Δ Gp			\pm 0.2	dB
功率附加效率	PAE	40			%
线性增益	Gain	32	34	35	dB
线性增益平坦度	Δ Gain			\pm 0.5	dB
输入驻波	VSWR(in)		2.0	2.5	-
二次谐波				-30	dBc

注：1) 芯片均经过在片 100% 直流测试, 100% 射频测试;

2) 除特殊说明外, 该手册的曲线测试条件均为: Vd=+28V, Vg=-2V, Pin=26dBm, 脉宽 1ms, 占空比 30%;

线性指标输入功率: Pin=-10dBm;

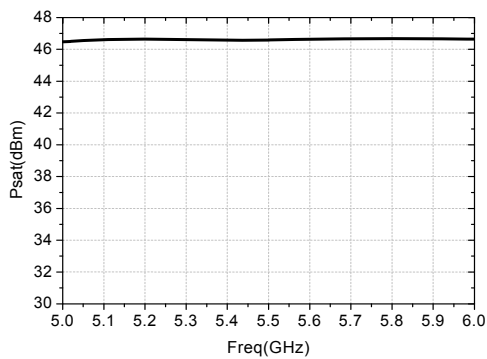
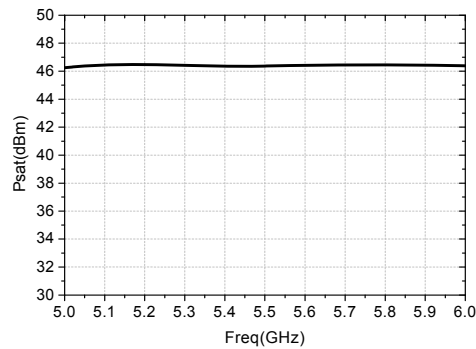
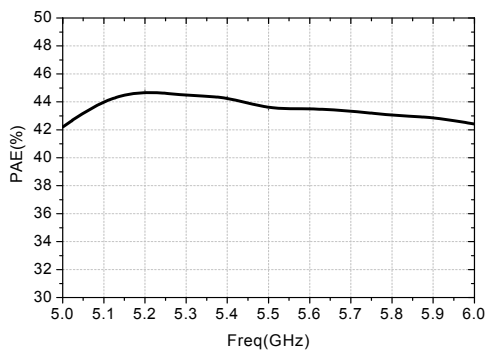
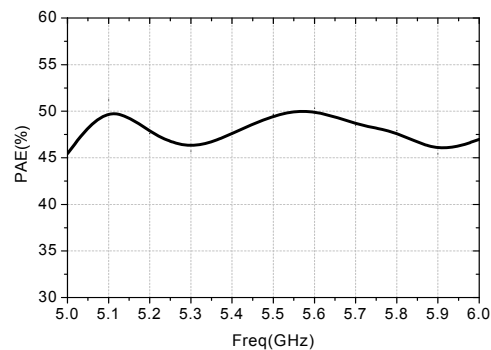
3) 热仿真时建议芯片热阻值为 1.2 $^{\circ}$ C/W。



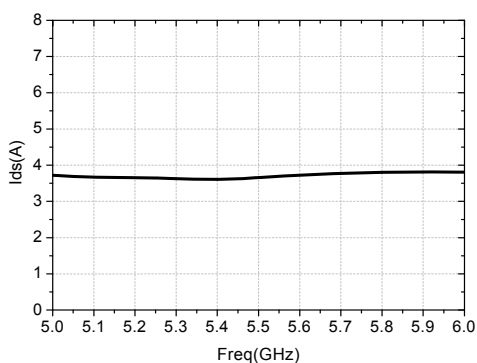
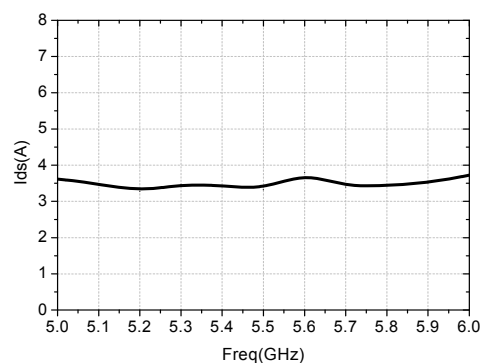
使用限制参数

参数	符号	极限值
最大漏源电压	Vd	+40V
最大栅源电压	Vg	-6V
最高输入功率 (CW)	P _p	+30dBm
储存温度	T _{STG}	-65°C ~ +150°C
最高工作沟道温度	T _{op}	+200°C
负载阻抗失配 (抗烧毁)	Z ₀	6: 1

典型曲线 (Vd=+28V, Vg=-2V)

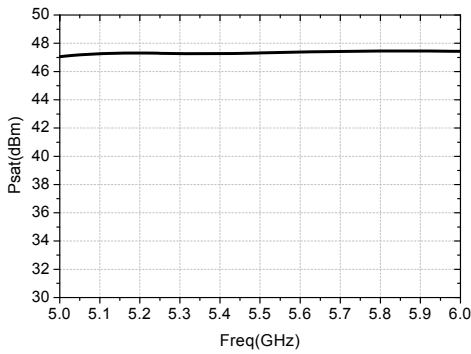
饱和输出功率 vs. 频率 (P_{in}=27 dBm)饱和输出功率 vs. 频率 (P_{in}=28 dBm, Vd=28V(5ms,25%))功率附加效率 vs. 频率 (P_{in}=27 dBm)功率附加效率 vs. 频率 (P_{in}=28 dBm, Vd=28V(5ms,25%))

动态漏极电流 vs. 频率

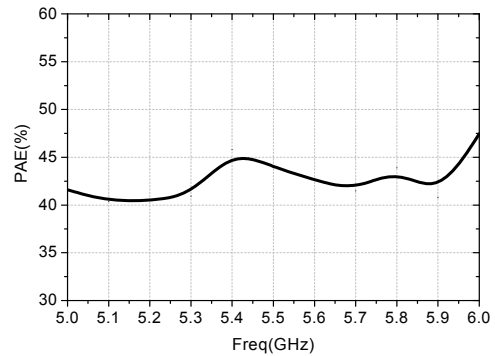
动态漏极电流 vs. 频率 (P_{in}=28 dBm, Vd=28V(5ms,25%))



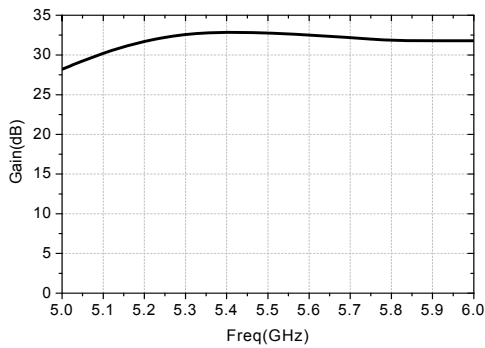
饱和输出功率 vs. 频率 ($P_{in}=28\text{ dBm}, V_d=36\text{V}(5\text{ms}, 25\%)$)



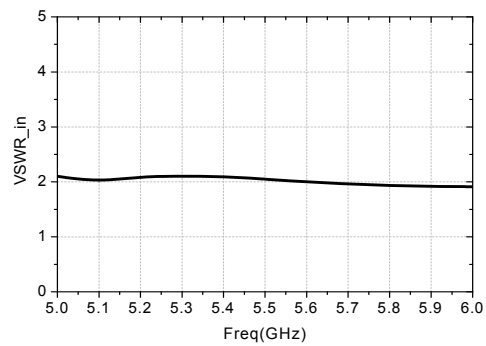
功率附加效率 vs. 频率 ($P_{in}=28\text{ dBm}, V_d=36\text{V}(5\text{ms}, 25\%)$)



小信号增益 vs. 频率 ($P_{in}=-10\text{dBm}$)

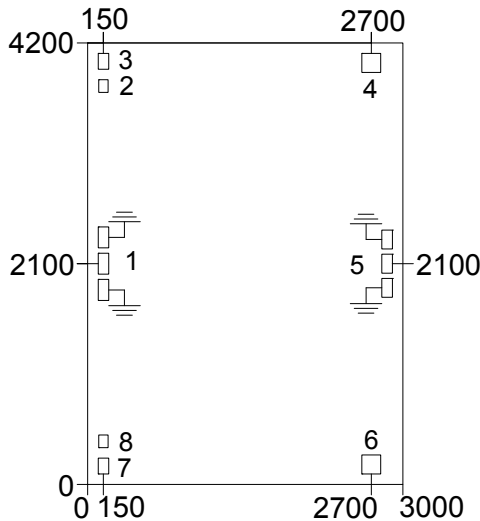


输入驻波 vs. 频率 ($P_{in}=-10\text{dBm}$)



外形尺寸及压点排列图

NC11644C-506P40 的外形尺寸



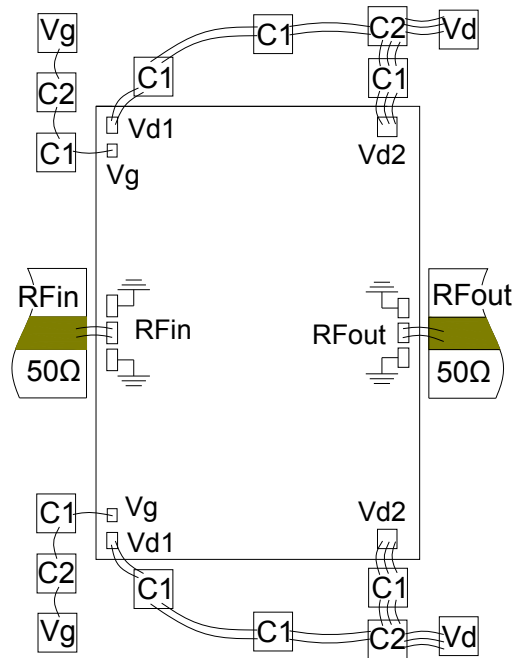
注：图中单位均为微米(μm)；
外形尺寸公差 $\pm 100\mu\text{m}$ 。

压点排列图

序列号	符号	功能	尺寸
1	RFin	输入压点	$100 \times 200 \mu\text{m}^2$
2, 8	Vg	栅极键合压点	$90 \times 120 \mu\text{m}^2$
3, 7	Vd1	漏极键合压点	$100 \times 150 \mu\text{m}^2$
4, 6	Vd2	漏极键合压点	$180 \times 180 \mu\text{m}^2$
5	RFout	输出压点	$100 \times 180 \mu\text{m}^2$



建议装配图



注：外围电容的容值为 C1=1000pF, C2=10000pF, 推荐使用单层陶瓷电容。

注意事项

- 1) 单片电路需贮存在干燥洁净的 N₂ 环境中;
- 2) 芯片衬底材料 6H-SiC 很脆, 使用时必须小心, 以免损伤芯片;
- 3) 芯片表面没有绝缘保护层, 需注意装配环境洁净度, 避免表面过度沾污;
- 4) 载体的热膨胀系数应与 6H-SiC 接近, 线热膨胀系数 $4.2 \times 10^{-6}/^{\circ}\text{C}$, 建议载体材料选用 CuMoCu 或 CuMo 或 CuW;
- 5) 装配时芯片与载体之间要避免孔洞, 同时保证盒体和载体的良好散热;
- 6) 建议用金锡焊料烧结, Au:Sn=80%:20%, 烧结温度不超过 300℃, 时间不长于 30 秒, 烧结工艺避免温度快速变化, 需要逐步升降温;
- 7) 建议使用直径 25μm~30μm 金丝, 键合台底盘温度不超过 250℃, 键合时间尽量短, 键合工艺避免温度快速变化;
- 8) 上电时先加栅压后加漏压, 去电时先降漏压后降栅压;
- 9) 芯片内部输入输出有隔直电容, 但输入端有直流对地短路结构;
- 10) 芯片使用、装配过程中注意防静电, 戴接地防静电手镯, 烧结、键合台接地良好;
- 11) 有问题请与供货商联系。



该产品对静电较敏感
使用中请注意防静电