



典型应用:

- GaAs FET 开关
- GaAs FET 衰减器
- GaAs FET 移相器

主要指标:

- 输入 TTL 信号兼容
- 输出信号 -5V/-0.1V, 5V/0V
- 典型工作频率 10MHz

产品简介:

NC2223C 型 26 位串转并驱动芯片, 采用 GaAs 工艺, 内置一个 26 位串转并电路, 可将一组 26 位串行 TTL 脉冲信号转换成 12 对并行互补的-5V / -0.1V 脉冲信号输出。片内还包含一路以 T_R 信号作为输入的驱动器, 可将 T_R 信号转换成一对互补的-5V / -0.1V 脉冲信号输出。另外还具有收发控制状态输出, 输出高低电平 5V/0V。该产品具有抗辐射、低功耗, 使用方便, 响应速度快等特点, 可应用于衰减器、移相器和开关组成的 T/R 组件中。

性能指标

序号	参数名称	符号	最小值	典型值	最大值	单位	备注
1	负电源电流	I _{EE}	-	18	23	mA	-
2	正电源电流	I _{CC}	-	5	7.5	mA	-
3	驱动电流	I _O	-	±0.2	-	mA	与负载有关
4	并行输出高电平	V _{OH_}	-	-0.1	-	V	开路
5	并行输出低电平	V _{OL_}	-	-5	-	V	开路
6	输出 TTL/CMOS 高电平	V _{OH_}	-	4.9	-	V	开路
7	输出 TTL/CMOS 低电平	V _{OL}	-	0	-	V	开路
8	工作频率	F	-	10	-	MHz	与负载有关

极限参数

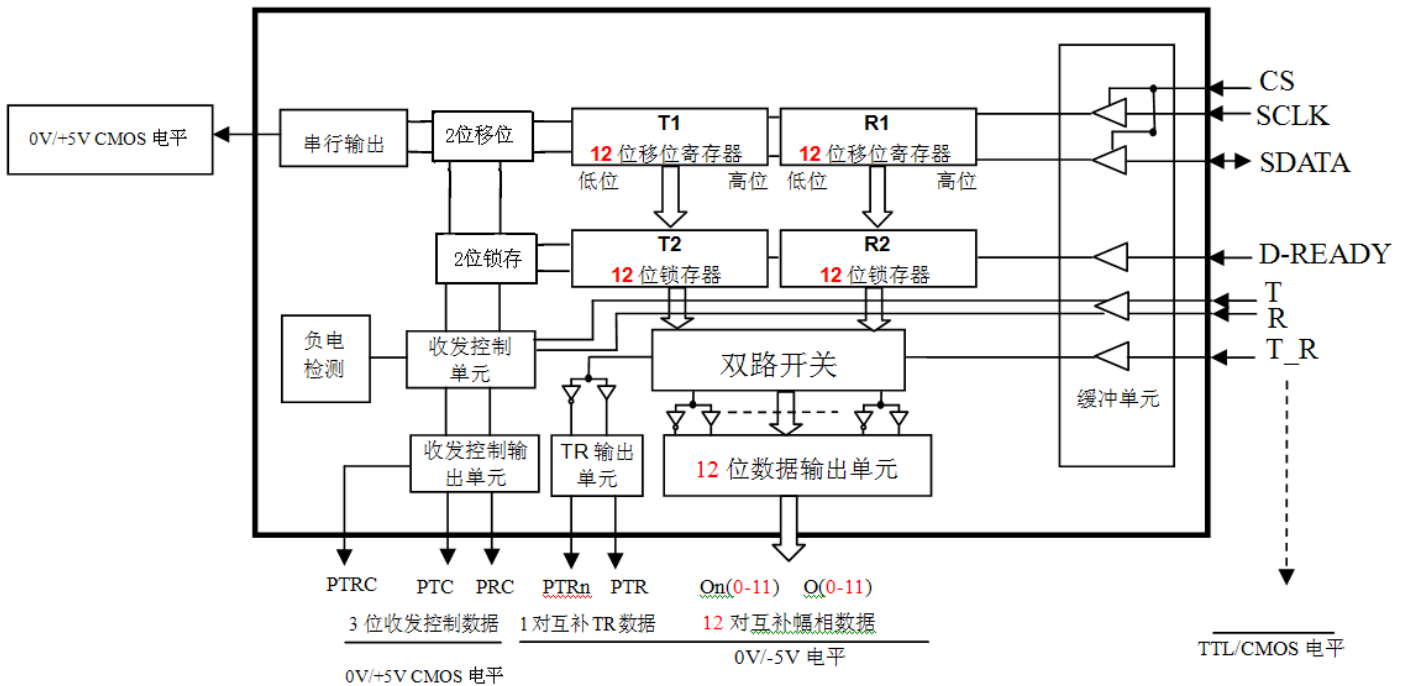
项 目	符号	数 值		单 位
		最小	最大	
负电源电压	V _{EE}	-6	-	V
正电源电压	V _{CC}	-	6	V
输入电压	V _{IN}	-0.6	6	V
驱动电流	I _O	-	3	mA
储存温度	T _S	-65	+150	°C

推荐工作条件

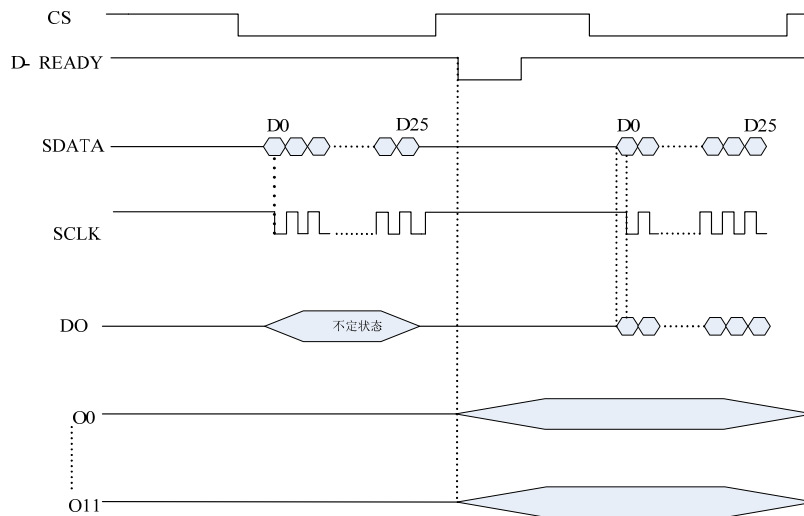
项目	符号	规范值		单 位
		最小	最大	
负电源电压	V _{EE}	-5.5	-4.5	V
正电源电压	V _{CC}	4.5	5.5	V
输入高电平电压	V _{IH}	3.3	5	V
输入低电平电压	V _{IL}	0	0.4	V
工作温度	T _A	-55	+125	°C



原理图:



时序图:



时序说明:

1. 传输数据结构定义

数据传输以 26 位为一帧，低位(D0)先进，高位(D25)后进。数据具体定义如下图:

D0	D1	D2~D13	D14~D25
发射控制	接收控制	发射数据	接收数据
1: 发射使能 0: 发射禁止	1: 接收使能 0: 接收禁止	12 位	12 位



2. 串转并功能

由于版面所限，仅给出芯片中串转并部分的时序图。输入数据 SDATA，移位时钟 SCLK，锁存信号 D-READY，片选信号 CS，收发控制输入信号 T_R，这些输入信号都是 TTL 电平，其中 SCLK、D-READY 信号是脉冲信号，下降沿有效。输出 12 对互补信号，电平为 -5V / -0.1V。

当 CS 低电平时，SCLK、SDATA、D-READY 信号有效。当 CS 高电平时，封锁 SCLK、SDATA 信号，串行数据不能进入芯片。在 SCLK 下降沿，数据移位，最先串入的数据定义为 D0，最后串入的数据定义为 D25。D-READY 信号应错开 SCLK 下降沿，在 26 个 SCLK 周期(定义为一个数据周期)后产生下降沿将数据锁存到锁存器中并输出。这时如果 T_R 信号为高电平时，数据位 D2~D13 位对应输出端(O0、On0~O11、On11)；当 T_R 为低电平时，数据位 D14~D25 位对应输出端(O0、On0~O11、On11)。

3. 逻辑控制功能

对于串入的数据位 D0 和 D1，锁存后被送入逻辑控制电路中的收发控制单元中。另外芯片还接收两个 TTL 输入信号：发射控制输入 T 和接收通道控制输入 R，这两个信号和负电检测单元、串转并送出的 D0 和 D1、收发控制输入信号 T_R 联合组成逻辑控制电路，输出 PTRC、PTC、PRC、PTR、PTRn 五个状态位，其中 PTRC、PTC、PRC 的高低电平是 5V/0V，PTR、PTRn 是以 T_R 作为输入的驱动器的一对互补输出，高低电平是 -0.1V/-5V。逻辑关系见真值表，PTRC 是 D0、D1 的或运算，PTC 是 D0、负电检测、T 的与运算；PRC 是 D1、R 的与运算。

PTRC 真值表

D0	D1	PTRC
0	0	0
0	1	1
1	0	1
1	1	1

PTC 真值表

D0	T	负电检测 ⁽¹⁾	PTC
0	X	X	0
X	0	X	0
X	X	0	0
1	1	1	1

PRC 真值表

D1	R	PRC
0	X	0
1	0	0
1	1	1
-	-	-

注：0 表示 0V，1 表示 +5V，X 表示 +5V 或 0V。

(1) 负电检测用于检测负电源 VEE 的状态，X 表示 VEE 为 -5V~0V，0 表示 VEE ≥ -3V，1 表示 VEE ≤ -3.5V。

驱动器真值表

T_R	PTR	PTRn
1	Ho	Lo
0	Lo	Ho

注：0 表示 0V；1 表示 +5V；Ho 表示 -0.1V；Lo 表示 -5V。

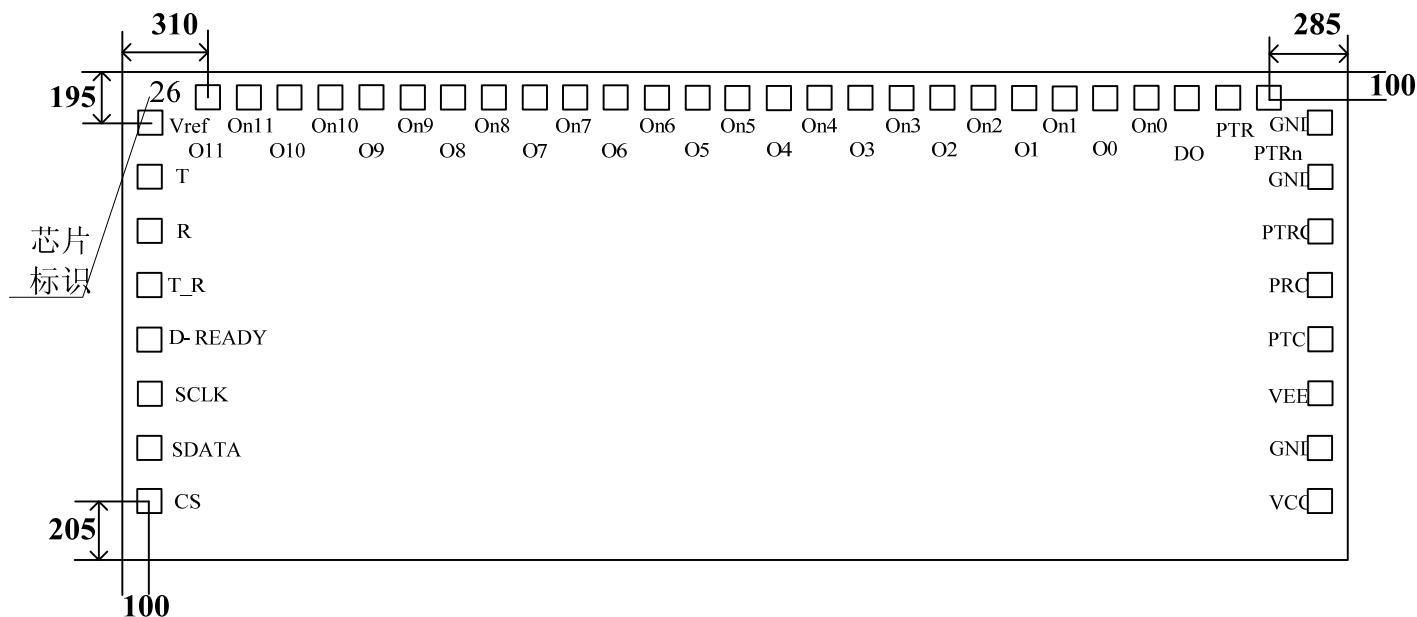
4. 数据串出功能

DO 端在时钟 SCLK 的上升沿开始串出数据，数据的低位在前，高位在后。读取数据时对应时钟 SCLK 下降沿，即 SCLK 下降沿对准串出数据中心。

串入和串出同时进行，且数据相差一个周期，即在第一个 SCLK 周期，串入数据随 SCLK 输入，第二个 SCLK 周期时，上一周期串入的数据随 SCLK 上升沿在 DO 端口输出，输出数据中心对准 SCLK 下降沿。时序说明见时序图。



芯片外形尺寸图(单位: μm)



注: 芯片尺寸 $4500 \times 1800 \mu\text{m}^2$, PAD 尺寸 $90 \times 90 \mu\text{m}^2$, 芯片厚度 $70 \mu\text{m}$ 。上排 PAD 间距 $150 \mu\text{m}$, 两侧 PAD 间距 $200 \mu\text{m}$, 芯片提供镜像版。

使用实例

以数据“00,101010101010,010101010101”(D0,D1...D24,D25)为例, 数据“0”(D0)先进, 数据“1”(D25)后进。在 SCLK 下降沿数据移位进入移位寄存器, D-READY 开始时为高电平, 在第 26 个时钟周期后, D-READY 由高变低再由低变高产生一个负脉冲, 把移位寄存器中的数据置入锁存器中。这时 T_R 信号如果为高电平 5V, 则选择数据位 D2~D13 即“101010101010”到输出 O0、On0~O11、On11; T_R 信号如果为低电平 0V, 则选择数据位 D14~D25 即“010101010101”到输出 O0、On0~O11、On11。

注意事项

- 1) 使用时, 需在芯片电源管脚就近加 $0.1 \mu\text{F}$ 滤波电容, 内部 Vref 端也应就近加 $0.1 \mu\text{F}$ 滤波电容。
- 2) 负电源 VEE 应串联保护电阻 $5 \Omega \sim 10 \Omega$, 并注意该电阻功率耐受性。
- 3) 为保证速度, 要求输入 TTL 信号: $t_r \leq 20\text{ns}$, $t_f \leq 20\text{ns}$, $V_{\text{top}} \geq 4.0\text{V}$ 。
- 4) 由于是下降沿触发, LOAD 无信号时应处于高电平(5V)。
- 5) 芯片背面必须接地。
- 6) 输入端串接 $100 \Omega \sim 300 \Omega$ 电阻, 不用的输入端应接地。
- 7) 建议使用屏蔽线代替长度大于 10cm 的导线作为连接线。
- 8) 芯片使用时注意防静电。